



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03291950 A**(43) Date of publication of application: **24 . 12 . 91**

(51) Int. Cl.

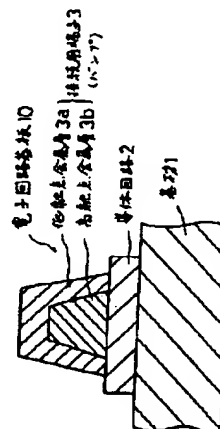
H01L 21/60
// H05K 3/34
(21) Application number: **02094484**(71) Applicant: **IBIDEN CO LTD**(22) Date of filing: **09 . 04 . 90**(72) Inventor: **TSUKADA KIYOTAKA**
**(54) ELECTRONIC CIRCUIT BOARD AND ITS
MANUFACTURE**
(57) Abstract:

PURPOSE: To form a high-accuracy bump on an electronic circuit board and to obtain the electronic circuit board in which a connection by a flip-chip bonding system can be executed easily by providing a plurality of terminals, for connection use, in which a low-melting-point metal layer whose volume ratio to a high-melting-point metal layer is a specific value or higher has been formed on the high-melting-point metal layer.

CONSTITUTION: A plurality of terminals 3, for connection use, whose height is at least $20\mu\text{m}$ and whose flatness at their apex is $10\mu\text{m}$ or lower are formed on conductor circuits 2 of an electronic circuit board 10 whose coefficient of thermal expansion is $6\mu\text{-}10^{-6}/^{\circ}\text{C}$ or lower. At the electronic circuit board 10, a low-melting-point metal layer 3a whose volume ratio to a high-melting-point metal layer 3b is 60% or higher is formed on the high-melting-point metal layer 3b at each of said terminals 3 for connection use. For example, a high-melting-point metal layer 3b of 10% tin and 90% lead is formed, by an electrolytic plating operation and a in a thickness of $40\mu\text{m}$, on a conductor circuit 2 formed so as to be faced with a connecting terminal of an IC chip on a ceramic resin composite board whose

coefficient of thermal expansion is $3.6\text{ppm}/^{\circ}\text{C}$; it is heated at 300°C . Then, a low-melting-point metal layer 3a of 60% tin and 40% lead is formed in $15\mu\text{m}$ by an electrolytic plating operation.

COPYRIGHT: (C)1991,JPO&Japio



⑫ 公開特許公報(A)

平3-291950

⑮ Int. Cl.³
H 01 L 21/60
// H 05 K 3/34

識別記号 3 1 1 S H
庁内整理番号 6918-4M
6736-4E

⑬ 公開 平成3年(1991)12月24日

審査請求 未請求 請求項の数 2 (全7頁)

⑭ 発明の名称 電子回路基板とその製造方法

⑯ 特 願 平2-94484

⑰ 出 願 平2(1990)4月9日

⑱ 発 明 者 塚 田 輝 代 隆 岐阜県大垣市青柳町300番地 イビデン株式会社青柳工場
内

⑲ 出 願 人 イビデン株式会社 岐阜県大垣市神田町2丁目1番地

⑳ 代 理 人 弁理士 広江 武典

明 細 書

1. 発明の名称

電子回路基板とその製造方法

2. 特許請求の範囲

1). 熱膨張率 $6 \times 10^{-6}/^{\circ}\text{C}$ 以下の電子回路基板の導体回路上に少なくとも $20 \mu\text{m}$ の高さを有すると共にその頂点の平面度が $10 \mu\text{m}$ 以下に形成された複数の接続用端子を有する電子回路基板であって、

前記各接続用端子は、高融点金属層の上に体積比が当該高融点金属層に対して60%以上の低融点金属層を形成してなることを特徴とする電子回路基板。

2). 熱膨張率 $6 \times 10^{-6}/^{\circ}\text{C}$ 以下の電子回路基板の導体回路上に少なくとも $20 \mu\text{m}$ の高さを有すると共にその頂点の平面度が $10 \mu\text{m}$ 以下に形成された複数の接続用端子を有する電子回路基板の製造方法であって、

基材上に導体回路を形成した後、所望の導体回路上に開口部を有するマスクを形成し、次に当該開口部内であって前記所望の導体回路上に高融点金属層を形成し、次いで前記マスクを被覆したまま前記高融点金属層の頂点を平滑化した後当該高融点金属層上に低融点金属層を形成して接続用端子とすることを特徴とする電子回路基板の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、ICチップと直接接続できる電子回路基板とその製造方法を提供するものである。

(従来の技術)

従来、ICチップと電子回路基板との直接接続方式としては、次の3種の方法が一般的である。第一の方法はICチップを金あるいはアルミニウム等のワイヤーによって接続するワイヤーボンディング方式、第二の方法はテープ上の導体に形

成されたインナーリードとICチップとを接続した後、インナーリードをアウターリードに接続するテープキャリア方式、第三の方法はICチップに形成された半田バンプと、電子回路基板の接続用端子に形成された半田バンプとを接触させ、前記半田バンプを溶融加熱して接続するフリップチップボンディング方式がある。中でも、フリップチップボンディング方式は最も小さい実装面積でICチップを接続でき高密度実装を実現できる方式である。

(発明が解決しようとする課題)

従来、このようなフリップチップボンディング方式は、ICチップに高融点の半田バンプを形成し、そして電子回路基板の接続用端子には低融点の半田バンプを形成していた。

このようにICチップに高融点の半田バンプを形成しなければならなかった理由は、接続方式の特徴により、半田バンプの高さを高精度に制御す

る必要があったからである。すなわち、半田バンプの高さが不均一であると、高さの低いバンプは、電子回路基板の接続用端子との接続面積が小さくなって、著しく接続強度が低く、また、ICチップが傾いて他のバンプと接触したりして、接続信頼性に欠けていたためである。

従って、面積の小さなICチップに接続時には溶融しない高融点の半田バンプを形成し、バンプの高さをなるべく均一にして、ICチップを接続時に安定させなければならなかった。

一方、電子回路基板は、ICチップに比べてその面積が大きく、均一なバンプを基板全体に形成することは困難であった。

本発明は、前記問題点に鑑みてなされたものであり、その目的とするところは、電子回路基板に高精度のバンプ(接続用端子)を形成し、フリップチップボンディング方式の接続が容易に行える電子回路基板を提供すると共に、その一製造方法

を提供することにある。

(課題を解決するための手段及び発明の作用)

上記目的を達成するために本発明が採った手段は、図面に示した符号を付して説明すると、

「熱膨張率 $6 \times 10^{-6}/^{\circ}\text{C}$ 以下の電子回路基板(10)の導体回路(2)上に少なくとも $20 \mu\text{m}$ の高さを有すると共にその頂点の平面度が $10 \mu\text{m}$ 以下に形成された複数の接続用端子(3)を有する電子回路基板(10)であって、

前記各接続用端子(3)は、高融点金属層(3b)の上に体積比が当該高融点金属層(3b)に対して60%以上の低融点金属層(3a)を形成してなることを特徴とする電子回路基板(10)」である。

本発明において、前記電子回路基板(10)の熱膨張率は $6 \times 10^{-6}/^{\circ}\text{C}$ 以下であることが重要である。その理由は、ICチップと接続する際に溶融温度まで加熱するが、この時、熱膨張率が $6 \times$

$10^{-6}/^{\circ}\text{C}$ より大きいと、この高温下での熱膨張差が生じ、また冷却時に接続部に応力を生じて、使用中に断線等の接続不良が発生し易くなるからである。逆にICチップの熱膨張率 $3 \times 10^{-6}/^{\circ}\text{C}$ よりも小さくても同様の熱応力を生じるが、0以上であれば使用できる。

そして、本発明においては、電子回路基板(10)の導体回路(2)上に形成される接続用端子(3)は、その内部が高融点金属(3b)であって、この高融点金属(3b)の表面の一部あるいは全てに、低融点金属層(3a)が形成されているのである。以下、これについて図面に従って説明する。

第1図は、本発明に係る電子回路基板(10)の接続用端子(3)を拡大して示した断面図である。電子回路基板(10)の導体回路(2)上に形成された接続用端子(3)は、図の如く低融点の金属層(3a)と、この低融点金属層(3a)よりも高融点の金属層(3b)とからなる。この低融点金属層(3a)は、溶融して

ICチップの接続端子(パンプ)と接続するのである。これにより、従来、ウェハースケールの大きさ(5インチ程度まで)の小面積でパンプを形成していたものが、形成する必要がなくなり非常に効率的である。

次に、前記低融点金属層(3a)と高融点金属層(3b)とにおいて、その融点の温度差は、少なくとも20℃以上が好ましい。その理由は、融点差が低いと高融点の金属も柔らかくなる傾向があり、ICチップと電子回路基板(10)との間隔を保持できなくなる場合もあるため、端子同志の接触が生じることがあるからである。また、温度制御も難しくなり、安定した接続状態を実現しづらくなるからである。

そして、前記高融点金属層(3b)の高さは、少なくとも20 μm であって、その頂点の平面度は10 μm 以下であることが重要である。その理由は、20 μm よりも低いと、電子回路基板(10)と

ることが重要である。高融点金属層(3b)の体積よりも著しく少ないと、接続強度が著しく低くなり接続信頼性に欠けるからである。また、前記低融点金属層(3a)は、溶融してICチップの端子と濡れて表面張力によってICチップを引き込むが、その体積が少なすぎるとこの引き込む力が弱く、従って、平面度が比較的小さく高精度の端子同志であっても実装段階で接続不良が生じるからである。一方、前記低融点金属層(3a)の体積が多いほど接続性は向上するが、大きな効果はなく、逆に隣接する接続用端子(3)と接続し易くなるため、微小な間隔の端子に対して接続は不利となる。従って、前記低融点金属層(3a)の体積は、300%以下で十分その接続信頼性を確保できるのである。

なお、接続用端子(3)の形状は、第1図に示したように下の方が広く、上の方が狭くなっている方が強度的に有利であるが、第2図又は第3図の

ICチップとの熱膨張率の差に起因する熱応力に対して十分に応力の分散ができず、電子回路基板(10)あるいはICチップの接続部界面に応力集中し、長期の使用に対して断線することがあるからである。また、低融点金属層(3a)の量によっては、良好な接続状態を実施できる範囲が非常に限られてくるからである。即ち、低融点金属層(3a)の量が多いと、余剰の低融点金属(3a)は、溶融時に横に広がる量が多くなり、近接する接続用端子(3)と結合してしまうからである。

一方、高融点金属層(3b)の頂点の平面度が10 μm よりも大きいと、高さの低い接続用端子(3)(パンプ)はICチップの端子との接続面積が小さくなり、著しく接続強度が低く、また、ICチップが傾いて他の接続用端子(3)(パンプ)と接触したりして、接続信頼性に欠けるためである。

そしてまた、前記低融点金属層(3a)の体積は、高融点金属層(3b)の体積に対して60%以上であ

ような形状であっても良い。

つぎに、請求項2の発明に係る電子回路基板の製造方法を説明する。

請求項2の発明が採った手段は、

「熱膨張率 $6 \times 10^{-6}/^{\circ}\text{C}$ 以下の電子回路基板(10)の導体回路(2)上に少なくとも20 μm の高さを有すると共にその頂点の平面度が10 μm 以下に形成された複数の接続用端子(3)を有する電子回路基板(10)の製造方法であって、

基材(1)上に導体回路(2)を形成した後、所望の導体回路(2)上に開口部(5)を有するマスク(4)を形成し、次に当該開口部(5)内であって前記所望の導体回路(2)上に高融点金属層(3b)を形成し、次いで前記マスク(4)を被覆したまま前記高融点金属層(3b)の頂点を平滑化した後当該高融点金属層(3b)上に低融点金属層(3a)を形成して接続用端子(3)とすることを特徴とする電子回路基板(10)の製造方法」

であり、次に、この発明について図面を参照しつつ順を追って説明する。

第4図は、本発明に係る電子回路基板(10)の接続用端子(3)の製造工程を示したものである。

工程(イ)は、基材(1)に導体回路(2)を形成する工程である。

工程(ロ)は、前記導体回路(2)にマスク(4)を被覆した後、このマスク(4)に所望の導体回路(2)に対応する部分に開口部(5)を設ける工程である。

工程(ハ)は、前記開口部(5)に高融点金属層(3b)を形成する工程である。ここで前記マスク(4)の表面よりできれば突出して前記高融点金属層(3b)を形成するとよい。

工程(ニ)は、前記高融点金属層(3b)を平滑化するものであるが、この平滑化作業の時点では前記マスク(4)を形成したままその作業を実施したほうが好ましい。その理由は、前記平滑化作業、例え

ここで前記高融点金属層(3b)としては、銅、ニッケル、金、銀、クロム、チタン、白金あるいはこれらの合金、鉛-錫系半田が使用でき、また、低融点金属層(3a)としては、鉛-錫系半田、鉛、錫、インジウム、ビスマス、カドミウムの何れか少なくとも2種から選ばれる合金が使用できる。このような高融点金属層(3b)及び低融点金属層(3a)の形成方法としては、電解メッキ、無電解メッキ、スパッタリング、蒸着法を使用でき、半田あるいは半田合金のように融点の低い金属であれば、金属ペーストの印刷後加熱する方法、溶融金属中へ浸漬する方法等も利用できる。

(実施例)

次に、本発明の実施例及び比較例について説明する。

実施例1

この電子回路基板(10)として用いられる基材(1)は、コージェライト焼結体(気孔率30%)で

ば、平面研削盤による研削加工、平面研磨機によるポリッシング加工あるいは、プレス機による加工等によって高融点金属層(3b)の頂点を一平面とする作業の時に、前記マスク(4)が導体回路(2)を保護するばかりでなく、前記高融点金属層(3b)の機械的応力に対する保護と、その寸法精度の保持を実現することができるからである。このような目的のために好ましい加工方法は、中でも平面研削盤による研削加工、平面研磨機によるポリッシング加工である。また、前述のマスク(4)としては、非常に微細な端子を形成するために感光性を有したアクリル系樹脂、アクリル酸-メタアクリル酸共重合樹脂、ポリイミド系樹脂が機械的強度が高く使用することができる。

工程(ホ)は、前記マスク(4)を被覆したままで、低融点金属層(3a)を形成するか、あるいは前記マスク(4)を除去したのち低融点金属層(3a)を形成する工程である。

あって、1.0mmの厚みに両頭平面研磨機によって平行度 $5\mu\text{m}$ 、平面度 $3\mu\text{m}$ で研磨したものである。この基材(1)の上下に0.1mmのガラスクロスを設置し、変性ポリイミド樹脂を真空下で充填し同時に厚さ $18\mu\text{m}$ の銅箔を積層した後 200°C で24時間硬化して基板とした。この基板の熱膨張率は $3.6\text{ppm}/^{\circ}\text{C}$ のセラミック-樹脂複合基板である。

一方、ICチップにはニッケルからなる379個の接続端子が最小ピッチ0.15mmで形成されている。

次に、前記基板に前記ICチップの接続端子と対向するように導体回路(2)を形成した。その後、この基板に厚さ $40\mu\text{m}$ の感光性の永久ソルダーレジストを塗布して、 $70\mu\text{m}$ の開口部を形成し、さらにこの基板に $35\mu\text{m}$ の感光性のアクリル樹脂系マスク(4)を被覆し、前記ICチップの接続端子と対向するように形成した導体回路(2)に、

105 μm の開口部(5)を形成した。次いで、この開口部(5)に電解メッキによって錫10%-鉛90%の半田層(高融点金属層(3b))を前記永久ソルダーレジストと同じ40 μm の厚みで形成した。そして、この基板を300℃で加熱したところ、高さ77 μm 、直径92 μm の金属端子が形成された。次いで、前述と同様の35 μm の感光性のアクリル樹脂系マスク(4)を再度被覆して、これを平面研削盤上に固定しGC1500#の砥石によって加工したところ、前記錫10%-鉛90%の半田層(高融点金属層(3b))の頂点の平面度は、3.4 μm となり、高さは55 μm であった。次に前記感光性のアクリル樹脂系マスク(4)を除去し、前記半田層(高融点金属層(3b))に電解メッキによって錫60%-鉛40%の半田層(低融点金属層(3a))を15 μm 形成した。これによって前記錫10%-鉛90%の半田層(高融点半田層(3b))に対して、約110%にあたる

25とした場合(実施例2)、低融点半田層(3a)のメッキ高さを5 μm とした場合(比較例4)、及び前記感光性のアクリル樹脂系マスク(4)を除いて平面研削加工を施した場合(比較例5)の各接続結果、並びに冷熱サイクル試験の実施結果を表1にまとめた。

(以下余白)

3. $9 \times 10^4 \mu\text{m}^2$ の低融点半田層(3a)が形成された。

この電子回路基板(10)と前記ICチップの端子とを接触させて、220℃で接続したところ、37.9個中1この接続不良もなく接続できた。

そして、このICチップが実装されたモジュールを125℃-1500秒、室温-100秒、-65℃-1500秒、室温-100秒の冷却サイクル試験を実施したところ、2000サイクル以上その接続を保持できた。

その他の実施例及び比較例

実施例1と同様であるが、実施例1の基板において、熱膨張率が7 ppm/℃のアルミナセラミック基板を使用した場合(比較例1)、平面研削加工を施さずにそのまま高融点金属層(3b)を使用した場合(平面度が18 μm)(比較例2)、高融点半田層(3b)のメッキ厚みを5 μm とした場合(比較例3)、低融点半田層(3a)のメッキ高さを

表 1

	熱膨張率 (ppm/℃)	高融点 高 さ (μ m)	平面度 (μ m)	平 面 加 工 有 無	低融点 パッド高さ (μ m)	平面加工 時のマス クの有無	低融点 ／高融点 (%)	実装時 不 良 個/397個	冷却時の 耐久性 (%)	その他の問題点
実施例 1	3.6	55	3.4	有	15	有	120	0	>2000	—
実施例 2	3.6	56	3.2	有	25	有	240	0	>2000	—
比較例 1	7.0	58	2.9	有	13	有	120	0	278	—
比較例 2	3.6	77	18	無	14	有	100	断線 1	730	断線不良 730 サイクルで1個増
比較例 3	3.6	13	4.5	有	13	有	700	ショート 318	>2000	—
比較例 4	3.6	57	3.5	有	5	有	25	断線 22	539	断線不良 539 サイクルで1個増
比較例 5	3.6	54	54	有	17	無	130	0	>2000	5/379 個は加工時 にショート 2/379 端子取れ、 以外OK

(発明の効果)

以上述べたように、本発明に係る電子回路基板は、「熱膨張率 $6 \times 10^{-4}/^{\circ}\text{C}$ 以下の電子回路基板の導体回路上に少なくとも $20 \mu\text{m}$ の高さを有すると共にその頂点の平面度が $10 \mu\text{m}$ 以下に形成された複数の接続用端子を有する電子回路基板であって、前記各接続用端子は、高融点金属層の上に体積比が当該高融点金属層に対して 60% 以上の低融点金属層を形成してなること」をその構成上の特徴としている。

従って、この電子回路基板によれば、ICチップと信頼性の高い接続を実現することができ、しかも、大面積で基板側にパンプを形成することにより、パンプ（接続用端子）の形成コストを低減することができる。また、ウェハースケールのICの実装や従来からあるTAB実装用の極めて微細なICチップとの接続も可能であり、極めて高密度で実装することができる。よって、この電

子回路基板は、最近の微細な表示が可能で大型化しつつあるLCD等の液晶表示パネルの実装基板あるいは評価基板、若しくは、長尺な基板であるLEDプリンターヘッド、読み取りセンサー、サーマルプリンターヘッド等の実装基板あるいは評価基板にも利用することができる。

また、請求項2の発明に係る製造方法は、「熱膨張率 $6 \times 10^{-4}/^{\circ}\text{C}$ 以下の電子回路基板の導体回路上に少なくとも $20 \mu\text{m}$ の高さを有すると共にその頂点の平面度が $10 \mu\text{m}$ 以下に形成された複数の接続用端子を有する電子回路基板の製造方法であって、基材上に導体回路を形成した後、所望の導体回路上に開口部を有するマスクを形成し、次に当該開口部内であって前記所望の導体回路上に高融点金属層を形成し、次いで前記マスクを被覆したまま前記高融点金属層の頂点を平滑化した後当該高融点金属層上に低融点金属層を形成して接続用端子とすること」をその構成上の特徴とし

ている。

従って、この方法によれば、請求項1に係る電子回路基板を簡単かつ安価に製造することができるのである。

4. 図面の簡単な説明

第1図は請求項1の発明に係る電子回路基板の一実施例を示す接続用端子付近の部分拡大断面図、第2図及び第3図は別の実施例の同部分拡大断面図、第4図は請求項2の発明に係る製造方法を工程順に示す各部分拡大断面図である。

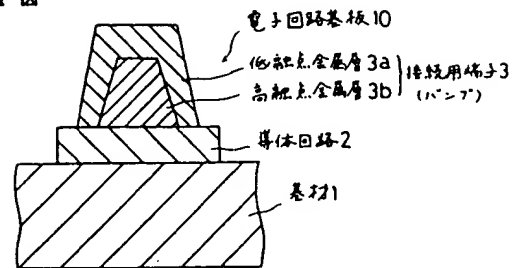
符号の説明

10…電子回路基板、1…基材、2…導体回路、3…接続用端子、3a…低融点金属層、3b…高融点金属層、4…マスク、5…開口部。

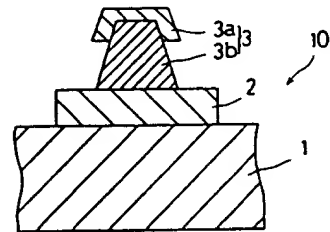
以上

特許出願人 イビデン株式会社
代理人 弁理士 廣江武典

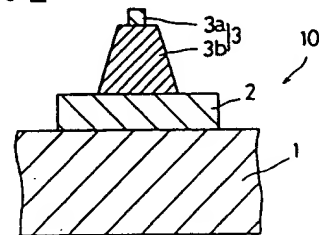
第1図



第2図



第3図



第4図

